

УДК 621.58:681.32 (004)

Каганюк О.К., Поліщук М.М., Гаджемурра А.М.  
Луцький національний технічний університет

## РОЗРОБКА РАЦІОНАЛЬНОЇ МОДЕЛІ ДЖЕРЕЛА ЖИВЛЕННЯ ДЛЯ ПЛІС

**Каганюк О. К., Поліщук М.М., Гаджемурра А. М. Розробка раціональної моделі джерела живлення для ПЛІС.** У даній статті розглядається аналіз розробки пристроїв на базі ПЛІС і дається обґрунтування, а також пропонується раціональна модель будови структурної схеми живлення і особливості проектування джерел електроживлення ПЛІС. Показані способи реалізації блоків випрямлення, стабілізації напруги і забезпечення необхідної черговості подачі напруги на ПЛІС.

**Ключові слова:** джерело живлення, випрямляч напруги, стабілізатор напруги, ПЛІС, напруги живлення ПЛІС.

**Каганюк А. К., Полищук Н.Н., Гаджемурра А. М. Разработка рациональной модели источника питания для ПЛИС** В Данной статье рассматривается анализ разработок на базе ПЛИС и даются обоснование, а так же предлагается рациональная модель построения структурной схемы питания и особенности проектирования питания для ПЛИС. Показаны способы реализации блоков выпрямления, стабилизации напряжения и обеспечения необходимой очередности подачи напряжения на ПЛИС.

**Ключевые слова:** источник питания, выпрямитель напряжения, стабилизатор напряжения, ПЛИС, напряжение питания ПЛИС.

**Kaganyuk A, Polishchuk M, Gadzhemura A. M. Development of a rational model power supply for FPGA** This article discusses the analysis of developments on the PLYS and provides the rationale, as well as offered a rational model of the block diagram the power and features of the design power for PLYS. Showing how to implement rectification units, voltage regulation, and provide the necessary prioritization supply voltage at the . PLYS

**Keywords:** power supply, voltage rectifier, voltage regulator, PLYS supply voltage.

Запровадження електроніки й автоматики в усі сфери людської діяльності, що спостерігається в даний час є **актуальним** і пред'являє все більш жорсткі вимоги до виробів електронної техніки. Це пов'язано, з одного боку, зі зростанням важливості і складності розв'язуваних задач, а, з іншого боку, необхідністю поліпшення таких характеристик, як швидкість, надійність, споживана потужність, габарити, вартість та інше. Для вирішення певних задач почали широко використовувати ПЛІС. Доказом перспективності нової елементної бази служить щорічна поява нових поколінь ПЛІС, а також постійно зростаючий обсяг випуску вже розроблених ПЛІС. Результати досліджень, що опубліковані в сучасній літературі, свідчать про те, що істотно (на 2-3 порядки) підвищується швидкість моделювання без втрати точності можна досягти реалізацією потактового симулятора на програмованих логічних інтегральних схемах (ПЛІС) або перетворювача двійкових кодів.

Розробка пристроїв на основі ПЛІС являє собою нову технологію проектування електронних схем, включаючи їх виготовлення і супроводження. Істотною перешкодою широкого практичного використання ПЛІС є відсутність ефективних методів синтезу. Справа в тому, що в основу архітектури сучасних ПЛІС покладена структура програмувальних логічних матриць (ПЛМ), що являє собою пари матриць: І й АБО, у якій програмується матриця І, а матриця АБО має фіксоване положення. Методи й алгоритми синтезу на такій структурі одержали назву двохрівневого синтезу і бурхливо розвивалися в 80-х роках. З часом інтерес дослідників на багато років залучив багаторівневий синтез, використовуваний при проектуванні цифрових систем на основі FPGA (Field Programmable Gate Array). В останні роки спостерігається явне протиріччя: архітектури ПЛІС бурхливо розвиваються й удосконалюються, а методи проектування на їх основі залишаються без зміни.

Відносно низьку популярність даного інтегрованого середовища серед вітчизняних проектувальників можливо пояснити відсутністю детальної документації українською мовою про можливості та властивості ПЛІС. Також в Україні немає розвиненої галузі виробництва з комп'ютерної електроніки, відповідно, якщо українці і досліджують ПЛІС, то лише для закордонних виробників

В зв'язку ускладненням цифрових мікросхем і на базі їх створення багатofункційних блоків, які потребують джерела живлення різної конфігурації, виникає **проблема** створення та уніфікація джерела живлення, здатного забезпечити необхідною лінійкою напруги.

Багато складних цифрових мікросхем використовують по декілька джерел живлення електричної напруги, які повинні подаватися на окремий блок, модуль або мікросхему в строго визначеній послідовності і з необхідною швидкістю наростання цієї напруги. В зв'язку з тим, стає необхідним розробити функціонуючу схему джерела живлення програмованої логічної схеми (далі ПЛІС), яка б давала можливість формувати вхідну напругу для вторинного джерела електроживлення і секвенсора. Напруга від первинного джерела надходить на кілька вторинних розподільчих навитків, що дозволяє підвищити якість постачання живлення, за допомогою яких формуються всі необхідні напруги електроживлення. Секвенсор формує необхідну послідовність подачі напруги і/або швидкість їх наростання. Слід особливо зазначити, що одним з ключових компонентів інтерфейсу електроживлення ПЛІС є ланцюжок шунтуючих конденсаторів навколо ПЛІС. Вони дозволяють розподілити робочий струм між споживачами, використовуючи низькоімпедансний шлях проходження струму, тим самим знижуючи рівень високочастотного шуму, що дозволяє підвищити працездатність даної схеми.

Перетворювач двійкових кодів буде базуватися на логічних елементах І та АБО. Принцип схожий на мікропроцесорний. Побудова ефективних методів розробки і тестування апаратних потактових моделей мікропроцесорів на ПЛІС, що дозволяють домогтися без втрати точності істотного підвищення швидкості моделювання при низькій складності розробки. Для досягнення мети дослідження вирішуються наступні завдання:

- Дослідження існуючих способів підвищення швидкості потактових моделей мікропроцесорів і їх класифікація;
- Дослідження особливостей застосування ПЛІС для потактового моделювання мікропроцесорів, що дозволяють знизити трудомісткість в порівнянні з розробкою прототипу;
- Розробка ефективного методу розробки апаратних потактових симуляторів мікропроцесорів на ПЛІС;
- Розробка методу і системи автоматизованого тестування апаратних потактових симуляторів мікропроцесорів на ПЛІС;

Суть роботи ПЛІС-орієнтованого функціонального перетворювача двійкового коду у тому, що він містить вхідні та вихідні лінії, логічні елементи "І" та "АБО", лінії зв'язку. Пристрій виконаний у вигляді комбінаційної схеми з подвійною матричною структурою, яка складається з  $n$  рядків та  $t$  стовпчиків  $b$ -входових логічних елементів "І", що утворюють вузли матриці 1 та з  $n$  рядків та  $t$  стовпчиків  $b$ -входових логічних елементів "АБО", що утворюють вузли матриці 2.

Корисна модель належить до галузі обчислювальної техніки і являє собою комбінаційну схему, яка може бути використана як функціональний модуль, що входить до складу спеціалізованої системи [1] та призначена для автоматичного визначення кількісного значення рівня збігів у двох символічних послідовностях із довжиною не менше за  $d(2 \leq d)$  символів (деякий параметр).

Вхідною послідовністю для цього перетворювача є двійковий вектор  $S$  довжиною  $n$ , що являю собою результат порівняння символів в іншому блоці спеціалізованої системи. Дана корисна модель забезпечує виявлення всіх збігів шляхом заміни у вхідній двійковій послідовності на "0" груп поруч розташованих "1" в кількості менше ніж  $d(2 \leq d)$ .



Дослідження в даному напрямку потребують удосконалення, а ще краще, створення ефективних і на наш погляд, раціональних джерел живлення для ПЛІС

**Виклад основного матеріалу.** На ПЛІС можна реалізувати необмежену кількість всіляких конфігурацій схем, що працюють на різних тактових частотах і, отже, споживають різну потужність. А так як початковими даними для проектування системи електроживлення ПЛІС є споживана потужність, то в результаті треба мати максимально чітке уявлення про проєктовану систему та умови її функціонування. Для цього необхідно визначити:

- тактову частоту ПЛІС (споживана потужність пропорційна частоті);
- кількість задіяних ресурсів ПЛІС;
- число необхідних для живлення електричних напруг та окремих джерел електроживлення;
- діапазон робочих температур.

Для електроживлення різних функціональних блоків ПЛІС використовуються різні рівні напруги. Для забезпечення одного рівня напруги необхідний одне вторинне джерело електроживлення.

Всі ПЛІС потребують джерело напруги, яку подається на ядро, але більшості складних ПЛІС необхідне окреме джерело напруги електроживлення для блоків введення-виведення, джерело опорних напруг, джерело напруги для термінальних резисторів і джерело напруги для додаткових функцій.

Розглянемо більш докладно типи напруг електроживлення, необхідні для ПЛІС Xilinx:

- $V_{CCINT}$  - зовнішня напруга електроживлення ядра – є основною напругою, яка живить ПЛІС і, як правило, забезпечує більшу частину потужності, що витрачається в ПЛІС. Основна напруга джерела залежить від сімейства ПЛІС. ряд основних напруг електроживлення включає: 1,2; 1,5; 1,8; 2,5; 3,3 і 5,0 В. Напруга електроживлення ядра може використовуватися і для роботи конфігурацій ROM.

- $V_{CCO}$  - напруга електроживлення блоків введення-виведення. ПЛІС від Xilinx містять блоки введення-виведення, які можуть бути сконфігуровані для роботи за різними стандартами. Залежно від того, який стандарт вибраний розробником, використовуються різні рівні напруг (1,5; 1,8; 2,5; 3,0 і 3,3 В). Конфігурація блоків введення-виведення можлива в одній і тій ж ПЛІС, але має на увазі наявність декількох джерел напруги електроживлення пристрою введення-виведення ( $V_{CCO}$ ).

- $V_{CCAUX}$  - допоміжна напруга електроживлення, що необхідна для різних допоміжних функцій ПЛІС, наприклад для пристрою управління тактовою частотою або інтерфейса JTAG. Допоміжні пристрої більш чутливі до шуму, ніж інші, і тому  $V_{CCAUX}$  має більш високі вимоги

щодо розв'язки для мінімізації наведеного шуму. Напруги VCCAUX можуть бути 2,5 і 3,3 В. У разі якщо джерело електроживлення ядра напругою VCCO володіє низьким шумом, від нього можна живити блоки допоміжних функцій.

- $V_{\text{CCAUXTX}}$  - допоміжна напруга електроживлення для RocketIO-трансиверів, якими володіє родина ПЛІС Virtex-II Pro. Ця напруга живлення має особливі вимогами до шуму. Пристрій повинен бути живитися окремим стабілізатором напруги, підключеним до окремої заземленої поверхні на друкованій платі (GNDA).

- $V_{\text{REF}}$  - опорна напруга електроживлення, що необхідна для диференціального порту, який використовує різні стандарти введення-виведення, такий як LVDS.

- $V_{\text{TT}}$  - напруга електроживлення термінальних резисторів.

Залежно від сімейства ПЛІС може знадобитися визначена послідовність подачі необхідної напруги. Для сімейства Spartan-III потрібна одночасна подача напруг VCCINT і VCCO. Якщо напругу ядра VCCINT подати раніше, ніж напруги електроживлення блоків введення-виведення, то струм може різко вирости через те, що лінії введення-виведення не перебували в високоімпедансному стані. Проте, якщо струм ICCPO забезпечується джерелом електроживлення VCCINT, процес включення буде успішним незалежно від послідовності подачі напруг живлення. Для сімейства Virtex-II Pro черговість ввімкнення джерел не важлива, за винятком джерела VCCAUX, який повинен вмикатися раніше VCCO, щоб забезпечити мінімальний струм від джерела електроживлення. [2]

Для електроживлення розроблюваної ПЛІС потрібні дві напруги живлення: 2 В для електроживлення блоків введення-виведення і 3,3 В для електроживлення ядра. Необхідно забезпечити якомога менший інтервал ( $0 \div 30$  мс) між включенням вихідних сигналів напруг джерела електроживлення і їх певну черговість: на початку потрібно подати напругу 3,3 В, а потім 2 В. Напруги повинні подаватися в такій послідовності або одночасно.

Для кожної напруги, що подається на ПЛІС, використовується своє власне джерело електроживлення (рис. 1). Кожне з них складається з трансформатора (Тр1 і Тр2), що живиться від трьохфазної мережі напругою 220 В і частотою 400 Гц, випрямлячів напруги ( $V_{1\text{осн}}$ ,  $V_{1\text{дод}}$  і  $V_{2\text{осн}}$ ,  $V_{2\text{дод}}$ ), і стабілізатора напруги ( $CH2$  і  $CH3,3$ ).

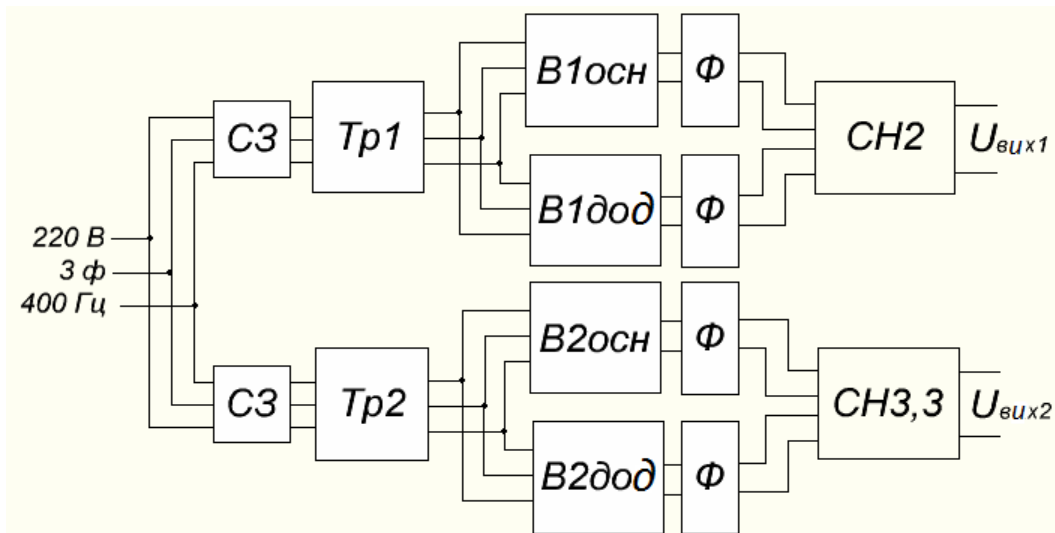


Рисунок 1 – Структурна схема джерела електроживлення

Випрямлячі напруги  $V_{1\text{осн}}$ ,  $V_{1\text{дод}}$  і  $V_{2\text{осн}}$ ,  $V_{2\text{дод}}$  забезпечують на виході два необхідних випрямлених напруги постійного струму: основний і додатковий. На вході джерел вторинного електроживлення встановлено вузли захисту від перенапруження на основі плавкого запобіжника (СЗ).  $CH2$  і  $CH3,3$  мають вихідні параметри 2 В 4 А і 3,3 В 6 А. Виконання стабілізаторів відрізняються, в основному, кількістю транзисторів регулюючого компонента, тому розглянемо тільки один з них –  $CH3,3$ .

Даний компенсацийний стабілізатор напруги безперервної дії окрім основного стабілізатора напруги містить також додатковий параметричний стабілізатор напруги, схему захисту від перенапруги на виході, від перевантажень по струму і коротких замикань у навантаженні. Його

структурна схема приведена на рис. 2. До складу стабілізатора напруги входять наступні функціональні вузли:

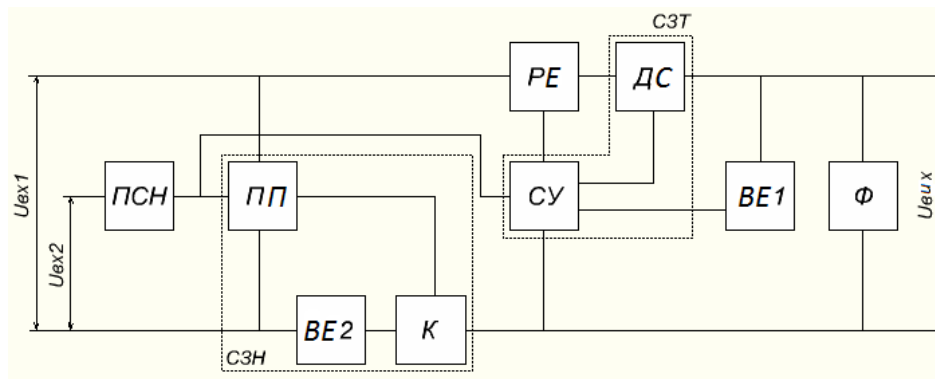


Рисунок 2 – Структурна схема стабілізатора напруги

- основний вузол компенсаційної стабілізації,
- додатковий вузол параметричної стабілізації (ПСН),
- пристрій захисту від перевантажень по струму і коротких замикань в навантаженні,
- пристрій захисту від перевищення напруги в вихідних ланцюгах.

Основний вузол компенсаційної стабілізації напруги складається з регулюючого елемента (РЕ), вимірювального елемента та (ВЕ1), схеми управління (СУ), що включає в себе му порівняння і підсилювач постійного струму.

Схема захисту від перенапруги на виході (СЗН) включає в себе вимірювальний елемент (ВЕ2), граничний пристрій (ПП) і ключ (К).

Схема захисту від перевантажень по струму і коротких замикань в навантаженні (СЗТ) складається з датчика струму (ДС) і частини схеми управління (СУ).

Один із способів забезпечення необхідної черговості включення напруг – підбір відповідної ємності конденсаторів в фільтрах випрямлячів і стабілізаторах напруги. Інший метод – використання електричного ключа та пристрою управління. При використанні даного методу і правильного підборі елементів схеми затримка між появами напруги на ПЛІС буде визначатися часом включення ключа.

**Висновки.** На основі проведення досліджень, які передбачались науково-дослідною роботою, можна зробити наступні висновки:

1. Проведений аналіз розробок на базі ПЛІС потребує створення раціональної моделі джерела живлення дл ПЛІС;
2. Розроблене джерело електроживлення може застосовуватися у ПЛІС, для забезпечення роботи блоку живлення з різними форматами напруги для необхідного ядра
3. Алгоритми розробки джерела електроживлення можуть застосовуватися при вирішенні таких завдань, як розробка блоків живлення, так і при вирішенні завдань забезпечення селективності каналів електроживлення

1. . Антонов А.П. Язык описания цифровых устройств AlteraHDL. М.: РадиоСофт, 2001. – 221 ст.
2. . Баранов С.И. Синтез микропрограммных автоматов. Л.: Энергия, 1979. 232 ст.
3. . Девятков В.В Методы реализации конечных автоматов на сдвиговых регистрах. М.: Энергия, 1974. – 80 ст.
4. . Денисенко Е.Л. Иерархический синтез асинхронных автоматов на программируемых логических интегральных схемах (ПЛИС) с учетом ограничений. М.: УСИМ, 1997. – 476 ст.
5. . Закревский А.Д. Алгоритмы синтеза конечных автоматов. М.: Наука, 1971. – 502 ст.
6. Алимов С. Применение стабилизаторов Micrel для питания ПЛИС и DSP//Мир электронных компонентов, 2008, №3 – С. 37 – 42.
7. Шаропин Ю., Будаев В. Основы построения систем электропитания ПЛИС//Компоненты и технологии, 2006, №8 – С. 144-151.
8. Гусев В. Г., Гусев Ю. М. Электроника, 2 издание – М.: Высшая школа, 1991. – С. 617.
9. Найвельт Г. С., Мазель К. Б., Хусаинов Ч. И. и др, под редакцией Найвельта Г. С. Источники электропитания радиоэлектронной аппаратуры: справочник – М.: Радио и связь, 1985. – С. 576.