

УДК 621. 38. 061(075.8)

О.О. Герасимчук<sup>1</sup>, В.Є. Караченцев<sup>2</sup>, В.О.Ліщина<sup>2</sup><sup>1</sup>Луцький національний технічний університет<sup>2</sup>Луцький інститут розвитку людини Університету" Україна"

## СПОСОБИ СИНХРОНІЗАЦІЇ ТА ОСОБЛИВОСТІ ЇХ ВИКОРИСТАННЯ У ЦИФРОВИХ СХЕМАХ

*Розглядаються: способи синхронізації та особливості їх використання у цифрових схемах.*

*Ключові слова: D-тригер, синхросигнал, синхронізація, фаза, цифрова схема.*

### ВСТУП

З підвищенням складності цифрових схем поява місцевих та загальних зв'язків у них призводить до того, що аналізувати і враховувати перегони в таких схемах стає практично неможливо. Радикальним вирішенням проблеми перегонів є синхронізація. У практиці побудови систем синхронізації використовують однофазну і багатofазну синхронізація, одночастотну і багаточастотну.

Предметом даної статті є розгляд способів синхронізації та особливості їх використання у цифрових схемах.

### ОСНОВНА ЧАСТИНА

Розгляд систем синхронізації почнемо із двофазної системи, коли всі схеми синхронізуються двома послідовностями імпульсів  $C_1$  та  $C_2$  однієї частоти  $f_T = T_T$  й одного фазового зсуву  $T_\phi$ . Тривалість імпульсів двох послідовностей однакова і дорівнює  $T_i$ . Для симетричної двофазної синхронізації  $T_T = 2T_\phi$ . Для несиметричної  $T_\phi \neq T_{\phi 2}$ .

У процесі побудови синхронних цифрових схем їх розподіляють на дві групи. До однієї групи входять комбінаційні схеми з визначеною кількістю входів та виходів. До іншої групи входять схеми D-тригерів, які мають особливість зберігати записану інформацію, протягом одного такту [3].

Узагальнена цифрова схема може бути зведена до структури, що зображена на рис. 1 (аналог конвеєрної обробки інформації в мікропроцесорах і мікропроцесорних системах).

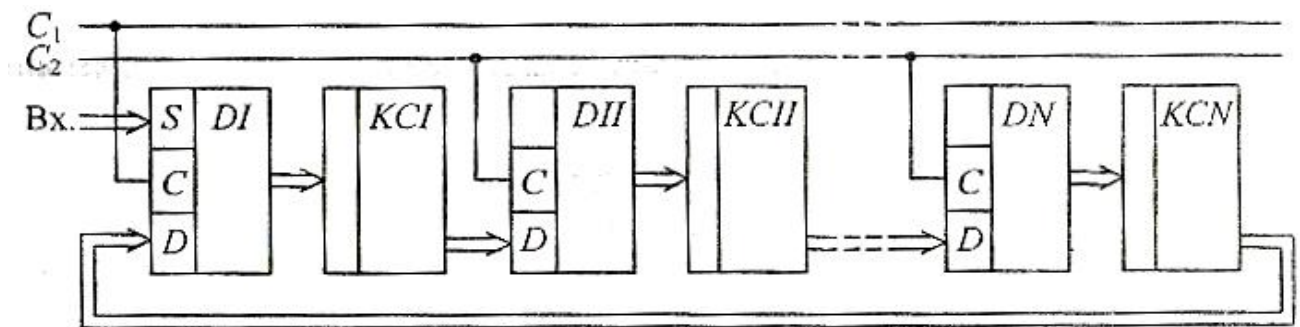


Рис. 1. Узагальнена цифрова схема, що використовується для синхронізації

Схема охоплює послідовно об'єднані групи D-тригерів, позначені на рис.1 як  $DI, DII, \dots, DN$ , і комбінаційні схеми, позначені  $KCI, KCI, KC(N-1), KCN$ . Кожна із груп тригерів об'єднується за принципом синхронізації від одного синхроімпульсу і в загальному плані являє собою паралельний регістр, виконаний на D-тригерах.

Кожна група  $KC$  охоплює суто комбінаційну схемотехніку, яка виконує одночасно ряд логічних функцій, приймаючи інформацію з виходів попереднього регістра пам'яті і передаючи на наступний, який синхронізується другим синхроімпульсом. Внутрішні зворотні зв'язки у групі комбінаційних схем відсутні.

Фізичну суть процесів та ідеологію проектування цифрових пристроїв із двофазною синхронізацією пояснює рис. 2.

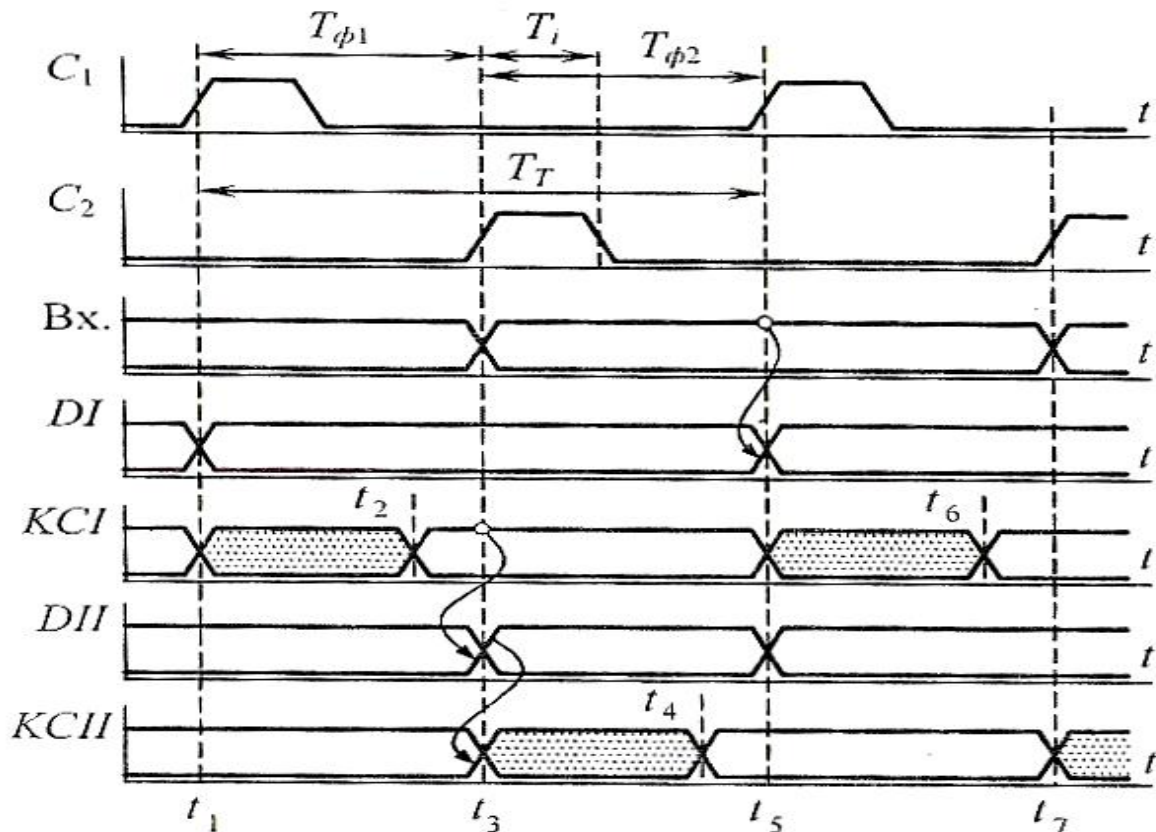


Рис. 2. Схема двофазної синхронізації сигналів

За синхросигналом  $C$ , чергова група інформаційних сигналів записується у регістрову групу  $D$ -тригерів  $N$  і передається для обробки на вхід комбінаційної схеми  $KCN$ . Через деякий інтервал часу ця інформація з'явиться на входних шипах  $D$ -тригерів  $DI$ . У момент часу з'являється фронт синхросигналу  $C_1$ , за яким як вхідна інформація, що подається на входи  $S$ , так і інформація з виходів  $KCM$  записується у тригери  $DI$ . По закінченні перехідних процесів у тригерах  $DI$  на їх виходах з'являються сигнали, які починають опрацьовуватись комбінаційною схемою  $KCI$ . Як правило, у схемі мають місце паралельні шляхи поширення сигналів, і тому вихідні сигнали  $KCI$  спочатку є невизначеними, адже вони спотворюються перехідними процесами. На рис. 2 картина перегонів  $KCI$  відображена на інтервалі часу  $t_1 - t_2$ . Перехідні процеси на інтервалі  $t_1 - t_2$  для  $DII$  є безпечними через те, що всі тригери на цьому інтервалі часу закриті нульовим рівнем сигналу  $C_2$ . До моменту всі перехідні процеси закінчуються, сигнали на виході  $KCI$  фіксуються, і в інтервалі часу  $t_2 - t_3$  ніякі стани у схемі не змінюються.

Після подання сигналу  $C_2$  у момент  $t_3$  встановлені значення виходів  $KCI$  записуються в  $DII$  і по завершенні в них перехідних процесів подаються на входи наступної комбінаційної схеми  $KCII$ . Процеси перегонів у  $KCII$  відбуваються в інтервалі часу  $t_3 \dots t_4$  до моменту  $t_5$  появи фронту синхроімпульсу  $C_1$  встановлюються незмінними. Після появи  $C_1$  результати обробки сигналів у  $KCII$  перезаписуються в наступні регістрові схеми. Як результат, у синхронному пристрої триває циклічна багатоступенева обробка інформації в комбінаційних схемах, під час якої комбінаційні схеми працюють по чергово. Завдяки цьому ніякі перегоніві процеси в комбінаційних схемах не можуть внести похибку в обробку вхідних сигналів. Для цього необхідно лише, щоб інтервал часу  $T_\phi$  перевищував максимальну тривалість перехідних процесів. Проектант завжди в змозі забезпечити таке співвідношення на основі паспортних значень максимальних затримок мікросхем.

Величина  $T_\phi$  залежить від величини затримки  $t_3$  комбінаційних схем, яка може змінюватись у широких межах. Якщо  $t_3$  менша від обраної величини  $T_\phi$  таке співвідношення не має негативних наслідків, викликаючи лише зниження швидкості обробки інформації. Але якщо затримка деяких комбінаційних схем перевищує величину робочого інтервалу  $T_\phi$ , відповідно до рис.2, схема стає непрацездатною. У таких ситуаціях можуть використовуватись різні шляхи вирішення проблеми [4].

Найпростішим з них є збільшення тривалості  $T_{\phi}$  і, відповідно періоду синхроімпульсів. Як результат, це може суттєво знизити швидкодію розробленої схеми. Для того, щоб залишити частоту синхронізації незмінною, використовують несиметричну двофазну синхронізацію, за якої  $T_{\phi 1} \neq T_{\phi 2}$ . У цьому випадку, якщо можливо, комбінаційні схеми з більшим часом затримки розміщуються в більшому робочому інтервалі. Якщо така організація схемотехніки неможлива, то комбінаційну схему з великою тривалістю  $t_3$  розбивають на дві схеми і між ними встановлюють проміжний запам'ятовуючий вузол. Такий спосіб приводить до необхідного наступного перефазування схеми. Широко використовується спосіб, за яким комбінаційні вузли з низькою швидкодією виділяють окремо і для них знижують частоту синхронізації до необхідної [5].

Найбільш гнучкий спосіб забезпечення високої швидкодії за наявності комбінаційних схем з великою затримкою - це використання багатофазних схем синхронізації, які використовуються у швидкодіючих пристроях. Переваги таких схем ілюструє рис. 3.

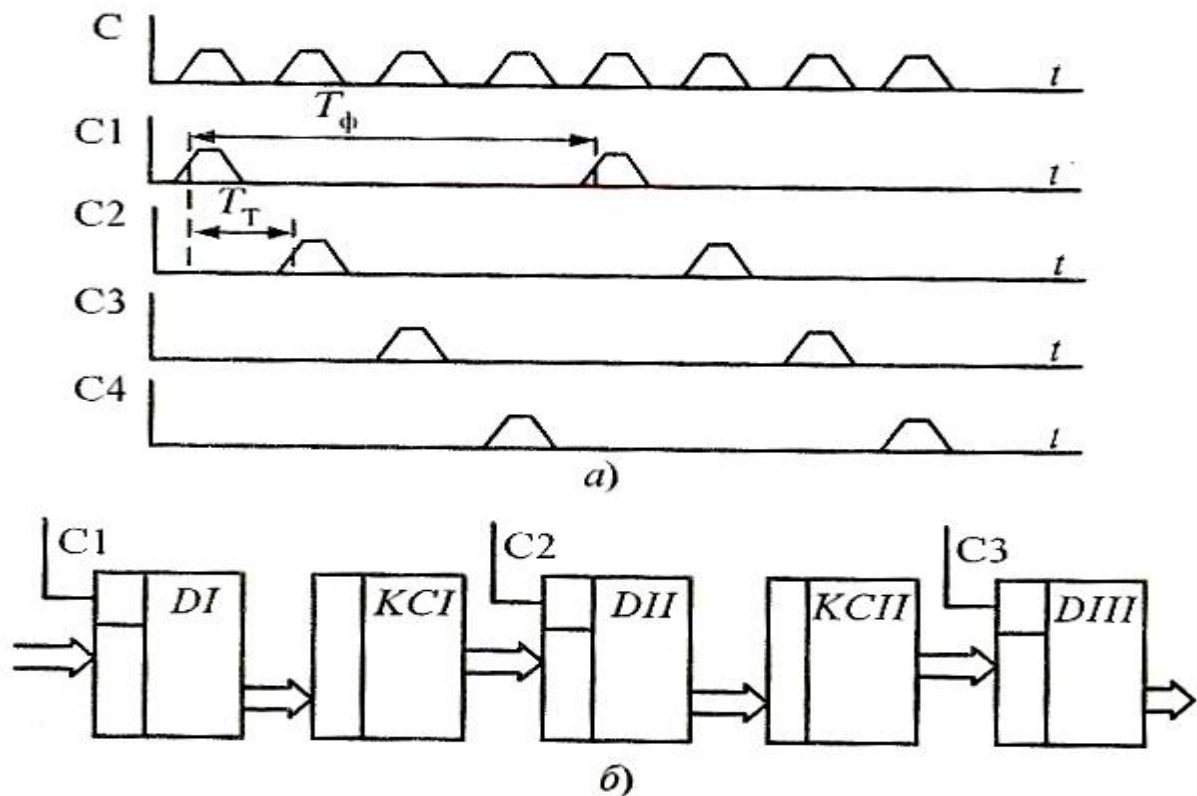


Рис. 3. Схема багатофазної синхронізації сигналів

Залежно від величини конкретної затримки кожної комбінаційної схеми, на С-входипристроїв пам'яті можливо заводити різні фази синхронізації і, відповідно, відкривати тригери-приймачі із затримкою на інтервали часу, кратні  $T_{\phi}$  ( $T_{\phi}$ ,  $2T_{\phi}$ ,  $3T_{\phi}$ , ...) щодо тієї фази, яка синхронізує передавач інформації. Неприпустимо тільки синхронізувати тригери-приймачі синхросигналом тієї фази, якою синхронізувалися тригери-передавачі цієї комбінаційної схеми. Розглянутий спосіб широко використовують на практиці, адже він дає також можливість зменшити неробочі інтервали комбінаційних схем, що мають місце під час очікування синхросигналу.

На вибір тактової частоти генератора синхросигналів впливають також типи тригерів, розгалуженість схеми розподілення синхросигналів. Вказані особливості використовують тільки досвідчені конструктори під час проектування складних цифрових схем автоматики. З розвитком потужних мікропроцесорів та машинних методів проектування ці особливості стають неактуальними [2].

У процесі проектування часто виникає необхідність у створенні зворотних зв'язків у синхронних схемах. У цих випадках необхідно дотримуватись таких правил [4]:

- в усіх схемах із двофазною синхронізацією петля зворотного зв'язку як з логічними елементами, так і без них повинна починатись з виходів тригерів, що синхронізуються однією фазою, та закінчуватись на вході тригерів, що синхронізуються іншою фазою;
- неприпустимі зв'язки, які передають сигнали і виходу однієї групи тригерів на вхід іншої, що синхронізується однією і тією ж фазою.

Із вказаних правил випливає, що відсутність у схемах із двофазною синхронізацією замкнутих кіл забезпечується тим, що у будь-який момент часу хоча б один із запам'ятовуючих пристроїв є відімкненим і не передає інформацію із входу на вихід. Ці умови можуть бути забезпечені і в разі використання однофазної синхронізації, якщо застосовувати тригери, які не є "прозорими" для інформаційного сигналу, наприклад, - динамічні тригери. Особливості використання динамічних тригерів у схемах однофазної синхронізації пояснюються рис. 4.

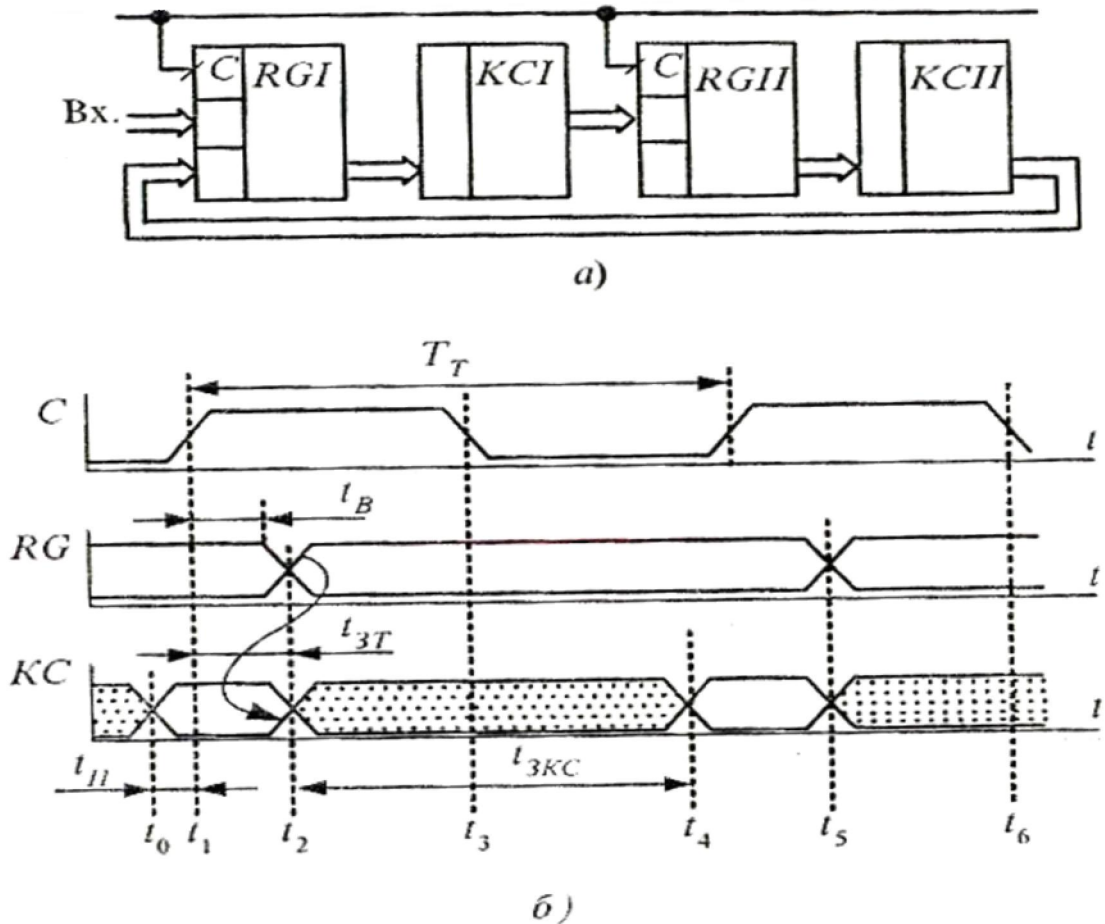


Рис. 4. Використання динамічних тригерів при однофазній синхронізації

Для розподілення комбінаційних схем КСІ, КСІІ використовують динамічні тригери, запис інформації в які відбувається за фронтом синхроімпульсу. До моменту часу  $t_0$  всі перехідні процеси в комбінаційній схемі КС повинні завершитись, залишивши невеликий резерв часу підготовки  $t_n$  до появи фронту синхроімпульсу. Поява його в момент  $t_1$ , як відомо з роботи динамічних тригерів, не призводить до миттєвої зміни його станів, а початок цього процесу затримується на інтервал часу витримки  $t_B$ . Через інтервал затримки  $t_{3T}$  зміни станів виходів тригерів нові дані з'являються на вході комбінаційної схеми (наприклад, схеми КСІ), і в ній починається можливий процес перегонів, який триває протягом часу затримки комбінаційної схеми  $t_{3KC}$  до моменту часу  $t_4$ . З аналізу розглянутих динамічних процесів випливає, що фактично тактова частота  $f_T = T_T^{-1}$  визначається часом  $t_{3KC}$  [4].

У випадку однофазної синхронізації допускається використання тригерів, які у різних модулях мають різні моменти зміни станів. Наприклад, тригери пристрою RGI працюють за фронтом, а RGII - за спадом. Завдяки такій комбінації виникає можливість використовувати КС з різними інтервалами затримок [2].

Особливістю однофазної синхронізації є складність її використання в разі розгалуженої системи синхронізації. Пояснюється це тим, що на деяких ділянках схеми синхронізації можуть виникати суттєві затримки. Інформаційні сигнали для ланки схеми, що розглядається, можуть не мати затримок. Як результат цього явища, незбігання інформаційних тактів із фронтами синхросигналу - наприклад N-го такту синхросигналу з  $(N + 1)$  тактом інформаційного сигналу. Проконтролювати таку ситуацію не завжди можливо, тому однофазна синхронізація має обмежене використання [3].

Двофазній і багатофазній синхронізації не властивий вказаний недолік, оскільки вона має можливість попередньо врахувати будь-які затримки як у передачі синхронізуючих, так і інформаційних сигналів.

Важливо звернути увагу і на інші переваги багатофазної синхронізації. Перш за все модулі пам'яті у багатофазних схемах синхронізації можуть бути побудовані на найпростіших синхронних тригерах, а принципових обмежень на типи тригерів практично немає. Немає обмежень також на часові співвідношення в імпульсних послідовностях синхросигналу або крутизну фронтів, що є обов'язковими для динамічних тригерів. Вказані переваги багатофазних схем синхронізації, незважаючи на складність побудови розгалуженого дерева синхронізуючих сигналів, приводять до того, що у складних цифрових схемах використовуються переважно вони. Однофазні схеми знаходять використання лише у деяких вузлах або нескладних схемах - регістрах, лічильниках тощо. Часто однофазна синхронізація використовується в мікроконтролерах, в яких немає необхідності багатоступінчатого розмноження сигналів [5].

#### ВИСНОВОК

Розглянуто застосування способів синхронізації та особливості їх використання у цифрових схемах. Найбільш гнучкий спосіб забезпечення високої швидкодії за наявності комбінаційних схем з великою затримкою - це використання багатофазних схем синхронізації, які використовуються у швидкодіючих пристроях. Переваги таких схем очевидні. Розглянутий спосіб широко використовують на практиці, адже він дає також можливість зменшити неробочі інтервали комбінаційних схем, що мають місце під час очікування синхросигналу.

#### СПИСОК ЛІТЕРАТУРИ

1. Электронные промышленные устройства: учеб. для студ. Вуз. спец. «Пром. електрон.» / Васильев В.И., Гусев Ю.М., Миронов В.Н. [и др.]. — М: Высшая школа, 1988.- 303с.—ISBN5-06-001287-5.
2. Караченцев Віктор Єгорович. Комп'ютерна електротехніка: теорія і практикум / Караченцев В.Є., В.О.Ліщина. — Луцьк: ВАТ «Волинська обласна друкарня», 2009. — 351с. — ISBN 978-966-361-389-5.
3. Манаев Евгений Иванович. Основы радиоэлектроники. / Е.И. Манаев. — 3-е изд., перероб. и доп. — М.: Радио и связь, 1990.-512с.— ISBN5-256-00408-5.
4. Опадчий Юрий Федорович. Аналоговая и цифровая электроника: учебник для вузов / Опадчий Ю.Ф., Глудкин О.П., 2003. — 768с.—ISBN5-93517-002-7.
5. Рябенкий Володимир Михайлович. Цифрова схемотехніка: навч. посібник / Рябенкий В. М., Жуйков В. Я., Гулий В. Д. — Львів: «Новий світ – 2000», 2009. – 736 с. — ISBN 978 – 966 – 418 – 067 – 9.
6. Стехів Петро Григорович. Основи електроніки: функціональні елементи та їх застосування / Стехів.П.Г., Коруд В.І., Гамола О.Є., — Львів: Новий Світ-2000; «Магнолія плюс», 2003.- 208с.—ISBN 966-8340-06-X