

УДК 004.272

В.М. Грига

Національний університет "Львівська політехніка"

ОЦІНКА ВАРІАНТІВ СИНТЕЗУ МАТРИЧНИХ ТА БАГАТОШАРОВИХ ПЕРЕМНОЖУВАЧІВ ДВІЙКОВИХ ЧИСЕЛ

Розглянуто різні варіанти синтезу матричних і багат шарових перемножувачів двійкових чисел, зроблено оцінку затрат обладнання та часових характеристик отриманих структур та оцінені сфери їх доцільного застосування.

Вступ. Широке застосування спеціалізованих комп'ютерних систем в обчислювальній техніці відіграє важливу роль при розв'язанні певного алгоритму чи класу алгоритмів, оскільки досягається висока продуктивність та надійність системи при невеликих затратах обладнання на її реалізацію та збільшується можливість реалізації даної системи на одному кристалі замовної надвеликої інтегральної схеми. Висока продуктивність обробки даних в спеціалізованих пристроях досягається завдяки наближенню структури операційних пристроїв до структури потокового графа виконуваного алгоритму з використанням просторового паралелізму. Найкраще адаптованими до структури потокового графа виконуваного алгоритму є алгоритмічні операційні пристрої, проектування яких від початку базується на інформації про структуру графа виконуваного алгоритму з врахуванням обмежень за затратами обладнання та вимог до продуктивності [1,2,3]. При використанні потокових графів алгоритму можна побудувати одноктактовий АОП потокового типу та багатотактовий АОП конвеєрного типу. Хоча потокові графи виконуваних алгоритмів майже тотожно відповідають структурі АОП, проте у багатьох випадках з точки зору апаратних ресурсів (розміру кристалу інтегральної схеми) або некритичних часових параметрів доцільно реалізувати обчислення декількох операцій за допомогою одного обчислювального елемента. У цьому випадку процес проектування стає неоднозначним, оскільки зникає відповідність між структурою графа алгоритму та структурою АОП. Для формалізації такого процесу проектування були запропоновані просторово-часові графи [4], основним призначенням яких є знаходження оптимального співвідношення між затратами обладнання та продуктивністю АОП. Продуктивність обробки даних в цьому випадку буде досягатися завдяки наближенню структури операційного пристрою до структури просторово-часового графу виконуваного алгоритму з використанням просторового і часового паралелізму. При використанні просторово-часових графів алгоритму можна побудувати різні типи багатотактових АОП в залежності від ступеня стиску потокових графів виконуваних алгоритмів.

Огляд літератури. До арифметичних операцій належать операції додавання, віднімання, множення, ділення, порівняння і знаходження квадратного кореня [5].

Операція множення є другою по застосуванні в обчислювальній техніці після додавання. Існує декілька методів прискорення множення: спосіб в зміні системи кодування співмножників, за рахунок чого можна скоротити кількість сумуючих часткових добутоків (алгоритм Бута) [6], використання більш ефективних варіантів сумування часткових добутоків, які виключають затрати часу на розповсюдження переносу та метод паралельного обчислення всіх часткових добутоків [7]. Всі дані три підходи, як правило реалізуються за допомогою комбінаційних пристроїв.

Паралельне обчислення часткових добутоків має місце в усіх схемах множення. Різниця спостерігається в основному в способі сумування отриманих часткових добутоків, і з цієї позиції використання схем множення можна поділити на матричні та багат шарові із деревоподібною структурою. Різниця між матричними та багат шаровими перемножувачами виражається в кількості використовуваних однорозрядних суматорів, їх виді та способі розповсюдження переносів, які виникають в процесі сумування.

В матричних перемножувачах сумування здійснюється матрицею суматорів, які складаються із послідовних рядків однорозрядних суматорів із збереженням переносу. По мірі руху даних вниз по масиві суматорів кожний рядок суматора із збереженням переносу додає до суми часткових добутоків черговий частковий добуток. Маючи високу швидкість важливим досягненням матричних перемножувачів є їхня регулярність, що особливо суттєво при реалізації таких перемножувачів у вигляді інтегральної схеми. З другої сторони, подібні схеми займають велику площу на кристалі мікросхеми, причому із збільшенням розрядності співмножників ця площа збільшується пропорційно квадрату числа розрядів. Другим недоліком матричних перемножувачів

є низький рівень утилізації апаратури. По мірі руху суми часткових добутоків вниз, кожний рядок задіюється тільки однократно, коли його перетинає активний фронт обчислень. Ця обставина, може бути застосована для підвищення ефективності обчислень шляхом конвеєризації процесу множення, при якій по мірі звільнення рядка суматорів, останній може бути використаний для перемноження чергової пари чисел.

Найбільш відомими матричними перемножувачами є перемножувач Брауна, перемножувач з горизонтальним розповсюдженням переносу [8,9] а також перемножувачі, які побудовані за алгоритмами Бо-Вулі [10] та Пезариса [11] для множення двійкових чисел в доповняльних кодах.

Зменшити затримку, яка властива матричним перемножувачам можна в схемах побудованих за деревоподібною структурою. Хоча багат шарові перемножувачі швидші матричних, однак при їх реалізації потрібні додаткові зв'язки для об'єднання розрядів, які мають однакову вагу, із-за чого площа, яку займає схема на кристалі мікросхеми може бути навіть більшою ніж у випадку матричної організації суматорів.

В багат шарових перемножувачах сумування здійснюється деревоподібною структурою, основним для якої є зжаття часткових добутоків, які мають однакову вагу за допомогою однорозрядних повних суматорів (3,2) та напівсуматорів (2,2) відповідно. Відомі однорозрядні суматори де співвідношення входів і виходів є (5,3), (7,3), (15,4) та інші, їх ще називають лічильниками, оскільки отриманий код на виходах суматорів, як і в двійковому лічильнику, рівний кількості одиниць поданих на входи [12].

Найбільш відомими серед багат шарових перемножувачів є деревоподібні схеми побудовані за алгоритмами Уоллеса [13] та Дадда [14].

Постановка задачі. Оскільки існує необхідність визначення оптимального співвідношення між затратами обладнання та продуктивністю блоків апаратного множення, то виникає задача дослідження різних варіантів синтезу матричних та багат шарових перемножувачів двійкових чисел з використанням потокових та просторово-часових графів.

Матричний перемножувач двійкових чисел. На рис. 1. зображено структуру матричного перемножувача двох 8-ми розрядних двійкових чисел з горизонтальним розповсюдженням переносу. Множення відбувається починаючи з молодших розрядів множника.

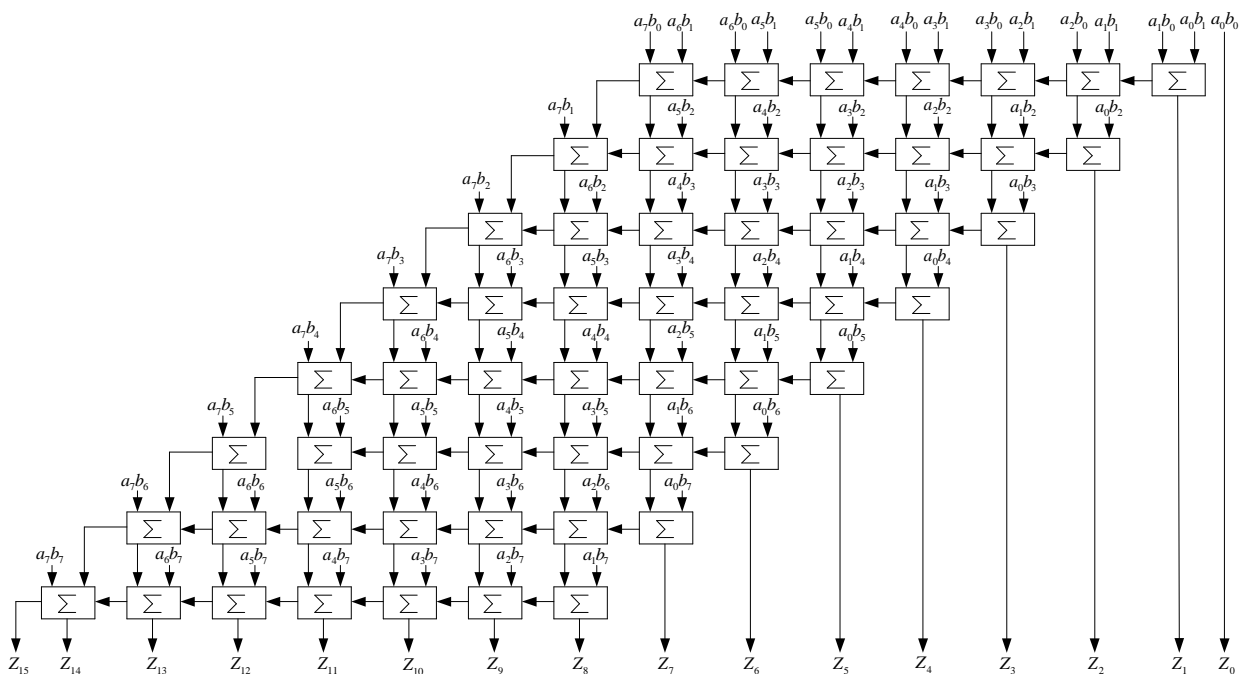


Рис. 1. Структура матричного перемножувача двійкових чисел з горизонтальним розповсюдженням переносу.

Даний матричний перемножувач складається з n^2 операцій логічного добутку $(a_i b_j)$, де n - розрядність вхідних даних та $(n^2 - n)$ операцій однорозрядного двійкового сумування (n - не повного двійкового сумування та $(n^2 - 2n)$ - повного двійкового сумування).

Для реалізації напівсуматора, який виконує операцію не повного двійкового сумування потрібно 5 логічних елементів, а для повного суматора, який виконує операцію повного двійкового сумування потрібно 9 логічних елементів (за основу взято базис Буля), то загальна кількість логічних елементів (вентилів) в перемножувачі буде складати $n^2 + 5n + 9(n^2 - 2n) = 10n^2 - 13n$.

Часова складність (швидкодія) перемножувача визначається найбільш довгим маршрутом розповсюдження сигналу і в нашому випадку складає - $(3n - 3)$ однорозрядних суматора.

Потоковий граф алгоритму. На рис. 2. зображено потоковий граф алгоритму (ПГА) матричного перемножувача двійкових чисел з горизонтальним розповсюдженням переносу.

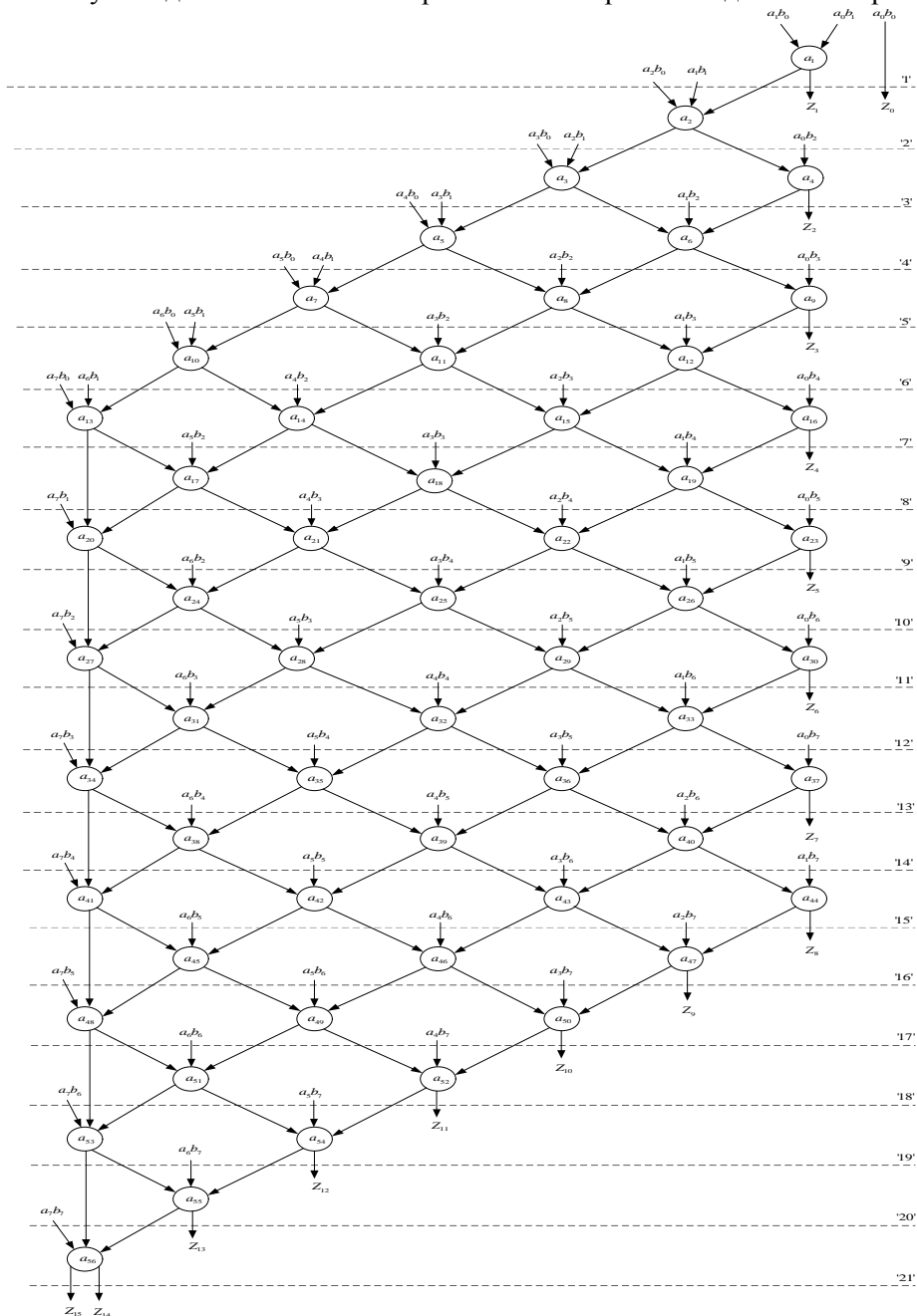


Рис. 2. ПГА матричного перемножувача двійкових чисел з горизонтальними розповсюдженням переносу.

ПГА матричного перемножувача двійкових чисел поділений на паралельні яруси та утворює, так звану ярусно-паралельну форму [15]. Слід зазначити, що ярусно-паралельна форма потокового графу алгоритму – це таке представлення обчислювального графу у якому усі вершини одного ярусу залежать від результатів вершин попереднього ярусу, і не залежать від вершин наступних ярусів. Ярусно-паралельна форма визначає ступінь паралелізму графу (максимальна кількість

вершин на одному ярусі), а також мінімально можливий час обчислення даного алгоритму (кількість ярусів). Ступінь паралелізму або ширина нашого ПГА складає $\frac{n}{2}$, а час обчислення (часова складність) дорівнює $(3n - 3)$. Обчислювальні затрати на реалізацію даного алгоритму складають $(10n^2 - 13n)$ вентилів. Апаратна реалізація ПГА матричного перемножувача двійкових чисел направлена на отримання алгоритмічного операційного пристрою, який може бути одноктактовим потокового типу та багатотактовим конвеєрного типу.

Одноктактовий АОП потокового типу. Апаратне відображення ПГА матричного перемножувача двійкових чисел в ОАОП потокового типу означає поставити у відповідність функціональним операторам ПГА операційні блоки, що виконують однорозрядні операції додавання двійкових чисел та з'єднати їх між собою відповідно до потокового графа алгоритму. При такому відображенні заданий алгоритм виконується над вхідними даними при їх одноразовому проходженні через ОАОП потокового типу.

Затрати обладнання ($W_{ОП}$) на реалізацію ОАОП включають кількість вхідних регістрів ($W_{R_{вх.}} = 2 \times n$ -розрядних), кількість вихідних регістрів ($W_{R_{вих.}} = 2 \times n$ -розрядних) і є найбільшими по кількості блоків виконання однорозрядних операцій сумування двійкових чисел ($W_{од.сум.} = (n^2 - n)$) при мінімальній часовій затримці $T_{ОП} = k \times t_{од.сум.}$, де k - кількість ярусів ПГА, а $t_{од.сум.}$ - час виконання однієї операції однорозрядного сумування.

Час, через який на вхід пристрою може бути поданий черговий пакет даних, є пропускною здатністю ($T_{П}$) пристрою і для ОАОП дорівнює часовій затримці ($T_{ОП}$). Продуктивністю (P)

ОАОП є кількість реально виконаних операцій за одиницю часу і дорівнює $P = \frac{(n^2 - n)}{k \times t_{од.сум.}}$.

Багатотактовий АОП конвеєрного типу. Для досягнення більшої продуктивності та пропускної здатності АОП потрібно забезпечити більшу завантаженість блоків АОП. У випадку наявності конвеєра з'являється можливість почати виконувати наступну серію обчислення ще до закінчення попередньої. Конвеєр передбачає "розбиття" усього процесу обчислення на декілька рівнів. До кожного рівня відноситься певна кількість блоків додавання, як тільки один рівень завершив свою роботу, то його результат передається до наступного рівня. Одночасно із початком роботи наступного рівня попередній рівень також починає роботу, але вже з наступною "серією" даних.

Розділивши яруси ПГА множення двійкових чисел тригерами ми отримаємо багатотактовий АОП конвеєрного типу. Черговий вхідний пакет даних може бути поданий на вхід БАОП конвеєрного типу через час $T_{П} = t_{од.сум.}$, після виконання операцій сумування першого ярусу і подання результату в проміжні тригери.

Затрати обладнання на реалізацію БАОП конвеєрного типу включають ($W_{од.сум.} = (n^2 - n)$) блоків додавання, кількість вхідних регістрів ($W_{R_{вх.}} = 2 \times n$ -розрядних), кількість проміжних тригерів ($W_{тр.} = 1126$) та кількість вихідних регістрів ($W_{R_{вих.}} = 2 \times n$ -розрядних). Наявність проміжних тригерів збільшує продуктивність БАОП конвеєрного типу в порівнянні з ОАОП потокового типу в k раз. Оскільки на кожний блок додавання надходять дані кожного такту і відбувається повне завантаження всіх пристроїв кожного ярусу, то кількість реально виконаних за час $T_{ОП}$ операцій збільшується в k раз і продуктивність БАОП конвеєрного типу дорівнює

$$P = \frac{(n^2 - n)}{t_{од.сум.}}$$

Таким чином побудовані на основі ПГА матричного множення двійкових чисел одноктактовий та багатотактовий АОП мають високу швидкодію при максимальних затратах обладнання на їхню реалізацію.

Просторово-часовий граф алгоритму. При побудові багатотактових АОП застосовуються різні типи просторово-часових графів, основним призначенням яких є знаходження оптимального співвідношення між затратами обладнання та швидкодією різних структур багатотактових АОП.

Просторово-часові граfi на відміну від поточкових граfiв характеризуються трьома типами об'єктів: вершинами, дугами та вузлами. Оскільки більшість операцій не є унарними і використовують більше одного вхідного оперенда, необхідно вміти відрізнити незалежні входи заданої вершини від послідовних надходжень вхідних даних. З цією метою введені поняття вхідних та вихідних вузлів вершини графу. Під вузлом вершини графу розуміють незалежні входи (або виходи) даної вершини, послідовність входів (або виходів) гілок до яких однозначно визначає послідовність передачі даних.

Існує багато варіантів побудови багатотактових АОП на основі просторово-часових граfiв в залежності від степені стиску функціональних операторів, які виконують однотипні операції на ярусі чи ярусах ПГА. Вихідною точкою в даному випадку є ПГА матричного множення двійкових чисел з горизонтальним розповсюдженням переносу. Вершини даного ПГА можна стискати по висоті, ширині а також і по висоті та ширині до однієї вершини, яка послідовно в часі буде виконувати всі операції алгоритму. Важливою в даному випадку є задача пошуку оптимальної структури графу, яка б покращувала технічні характеристики перерахованих вище основних варіантів стиску вершин.

Розглянемо випадок повного стиску функціональних операторів (по висоті і ширині) ПГА матричного множення двійкових чисел зображеного на (рис.1), оскільки всі його вершини виконують однотипну операцію однорозрядного сумування. Для цього потрібно побудувати інформаційну матрицю ПГА враховуючи, що кожна вершина ПГА повинна спрацьовувати в різні моменти часу та здійснити перетворення побудованої матриці в інформаційну матрицю ітераційного ПЧГ алгоритму [16]. На основі інформаційної матриці ітераційного ПЧГ алгоритму будуюмо ітераційний ПЧГ, який зображено на рис. 2.

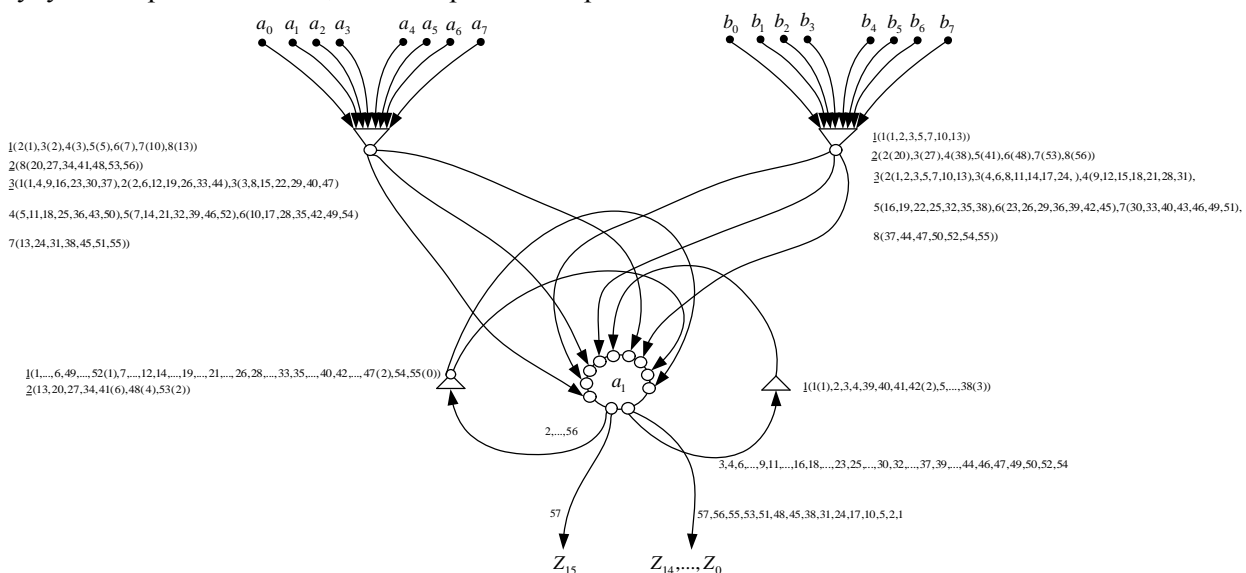


Рис. 2. Ітераційний ПЧГ матричного множення двійкових чисел з горизонтальним розповсюдженням переносу.

Даний ітераційний ПЧГ складається з однієї вершини, дев'яти вхідних вузлів, які в відповідні моменти часу (такти) пропускають вхідні дані з вхідних дуг та проміжні результати з обернених дуг на входи вершини та двох вихідних вузлів, які в відповідні моменти часу видають проміжні результати на обернені дуги і основні результати на вихідні дуги виходів вершини. А також ітераційний ПЧГ має тринадцять дуг (6 вхідних, 5 обернених, 2 вихідні) по яких передаються вхідні дані, проміжні та основні результати в певні моменти часу. Трикутні елементи – це елементи затримки даних на відповідну кількість тактів. Біля кожного елемента затримки записано числа відповідно до виразу $(z(n(t)))$, де z -номер вихідної дуги з елемента затримки, n -порядковий номер числа, t -затримка на відповідну кількість тактів. Одна вершина ітераційного ПЧГ послідовно в часі виконує всі 56 операцій однорозрядного сумування двійкових чисел ПГА та 64 операції логічного добутку. Апаратна реалізація ітераційного ПЧГ матричного множення двійкових чисел направлена на отримання багатотактового АОП ітераційного типу.

Багатотактовий АОП ітераційного типу. Структура БАОП ітераційного типу побудованого на основі ітераційного ПЧГ матричного множення двійкових чисел з

горизонтальним розповсюдженням переносу зображена на рис. 3. Затрати обладнання ($W_{оп}$) на реалізацію такого БАОП складають один ($W_{од.сум.} = 1$) блок однорозрядного сумування, кількість вхідних регістрів ($W_{R_{вх.}} = 2 \times n$ -розрядних), кількість проміжних тригерів затримки проміжних сум та переносів складає ($W_{mp.} = 120$) та кількість вихідних регістрів ($W_{R_{вих.}} = 2 \times n$ -розрядних).

Часова затримка та пропускна здатність для даного пристрою є максимальними і дорівнюють $T_{II} = T_{оп} = (n^2 - n) \times t_{од.сум.}$, оскільки один блок однорозрядного сумування двійкових чисел послідовно в часі виконує всі операції алгоритму. Продуктивність БАОП ітераційного типу матричного множення двійкових чисел є обернено пропорційною до часової затримки пристрою та дорівнює $P = \frac{(n^2 - n)}{(n^2 - n) \times t_{од.сум.}} = \frac{1}{t_{од.сум.}}$.

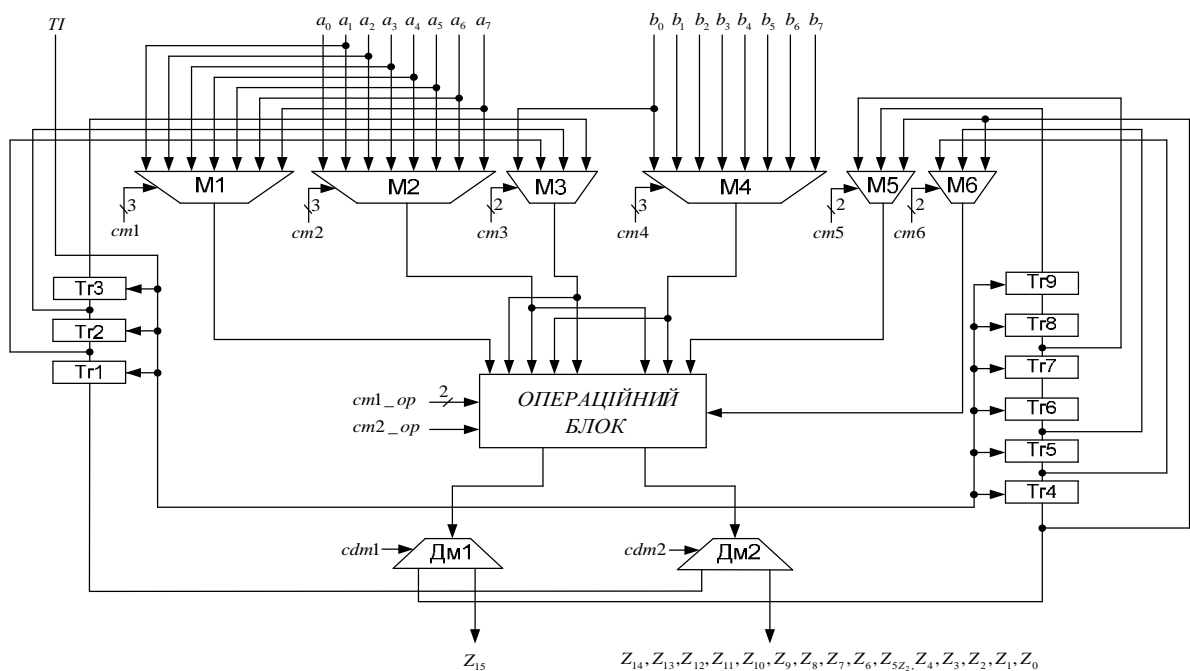


Рис. 3. БАОП ітераційного типу матричного множення двійкових чисел з горизонтальним розповсюдженням переносу.

Мультиплектори (M1, M2, M3, M4, M5, M6) утворюють вхідний інтерфейс а демультиплектори (Дм1, Дм2) вихідний інтерфейс пристрою. Для керування операційним блоком, вхідним та вихідним інтерфейсом потрібно побудувати пристрій керування, який повинен складатися з 56 станів. На рис. 4. зображено внутрішню структуру операційного блоку БАОП ітераційного типу.

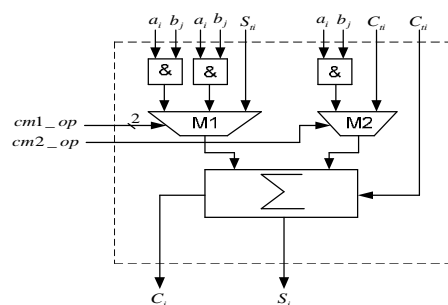


Рис. 4. Внутрішня структура операційного блоку БАОП ітераційного типу.

Внутрішня структура операційного блоку БАОП ітераційного типу складається з 3-ьох логічних елементів 2І, одного повного однорозрядного сумувача та двох мультиплексорів, які в відповідні моменти часу в залежності від значень сигналів керування ($cm1_{op}$, $cm2_{op}$) пропускають на вхід однорозрядного сумувача результати логічного добутку та затримані на відповідну кількість тактів проміжні суми (S_{ii}) та переноси (C_{ii}).

При повному стиску ПГА матричного множення двійкових чисел по ширині до однієї вершини на ярусі можна отримати БАОП послідовного типу а при повному стиску по висоті до ширини графу – БАОП паралельно-ітераційного типу. Можливий підхід не повного стиску вершин ПГА по ширині та висоті, який дозволяє отримати БАОП комбінованого типу.

В таблиці 1. наведені технічні характеристики різних варіантів 8-ми розрядних АОП матричних та багат шарових алгоритмів множення двійкових чисел.

Таблиця 1.

Технічні характеристики для різних варіантів 8-ми розрядних АОП матричних та багат шарових алгоритмів множення двійкових чисел

Тип перемножувача	№	Тип пристрою	Затрати обладнання на операційний пристрій, $W_{ОП} = W_{од.сум.} + W_{ел.І} + W_{R_{вх.}} + W_{R_{вих.}} + W_{тр.}$					Часова затримка, $T_{ОП}$	Пропускна здатність, $T_{П}$	Продуктивність, P	
			К-ть опер. однор. сум., $W_{од.сум.}$	К-ть опер. лог. добутку, $W_{ел.І}$	кількість регістрів та проміжних тригерів						К-ть вент., $W_{в.}$
					$W_{R_{вх.}}$	$W_{R_{вих.}}$	$W_{тр.}$				
МП з горизонт. розл. пер.	1.	ОАОП потокового типу	56	64	2n	2n	-	536	$21 \times t_{од.сум.}$	$21 \times t_{од.сум.}$	$56/21 \times t_{од.сум.}$
	2.	БАОП конвесрного типу	56	64	2n	2n	1126	536	$21 \times t_{од.сум.}$	$t_{од.сум.}$	$56/t_{од.сум.}$
	3.	БАОП ітераційного типу	1	3	2n	2n	120	33	$56 \times t_{од.сум.}$	$56 \times t_{од.сум.}$	$1/t_{од.сум.}$
	4.	БАОП послідовного типу	21	28	2n	2n	207	332	$29 \times t_{од.сум.}$	$2 \times t_{од.сум.}$	$56/29 \times t_{од.сум.}$
	5.	БАОП паралельно-ітераційного типу	4	8	2n	2n	34	100	$22 \times t_{од.сум.}$	$22 \times t_{од.сум.}$	$56/22 \times t_{од.сум.}$
	6.	БАОП комбінованого типу	3	6	2n	2n	31	75	$22 \times t_{од.сум.}$	$22 \times t_{од.сум.}$	$56/22 \times t_{од.сум.}$
МП Брауна	1.	ОАОП потокового типу	56	64	2n	2n	-	536	$14 \times t_{од.сум.}$	$14 \times t_{од.сум.}$	$56/14 \times t_{од.сум.}$
	2.	БАОП конвесрного типу	56	64	2n	2n	599	536	$14 \times t_{од.сум.}$	$t_{од.сум.}$	$56/t_{од.сум.}$
	3.	БАОП ітераційного типу	1	2	2n	2n	128	32	$56 \times t_{од.сум.}$	$56 \times t_{од.сум.}$	$1/t_{од.сум.}$
	4.	БАОП послідовного типу	14	16	2n	2n	140	176	$21 \times t_{од.сум.}$	$7 \times t_{од.сум.}$	$56/21 \times t_{од.сум.}$
	5.	БАОП паралельно-ітераційного типу	7	14	2n	2n	135	161	$16 \times t_{од.сум.}$	$16 \times t_{од.сум.}$	$56/16 \times t_{од.сум.}$
БП Дадла	1.	ОАОП потокового типу	56	64	2n	2n	-	536	$19 \times t_{од.сум.}$	$19 \times t_{од.сум.}$	$56/19 \times t_{од.сум.}$
	2.	БАОП конвесрного типу	56	64	2n	2n	771	536	$19 \times t_{од.сум.}$	$t_{од.сум.}$	$56/t_{од.сум.}$
	3.	БАОП ітераційного типу	1	3	2n	2n	116	40	$56 \times t_{од.сум.}$	$56 \times t_{од.сум.}$	$1/t_{од.сум.}$
	4.	БАОП послідовного типу	19	19	2n	2n	174	256	$32 \times t_{од.сум.}$	$2 \times t_{од.сум.}$	$56/32 \times t_{од.сум.}$
	5.	БАОП паралельно-ітераційного типу	13	30	2n	2n	254	399	$20 \times t_{од.сум.}$	$20 \times t_{од.сум.}$	$56/20 \times t_{од.сум.}$
БП Уоллеса	1.	ОАОП потокового типу	56	64	2n	2n	-	536	$14 \times t_{од.сум.}$	$14 \times t_{од.сум.}$	$56/14 \times t_{од.сум.}$
	2.	БАОП конвесрного типу	56	64	2n	2n	490	536	$14 \times t_{од.сум.}$	$t_{од.сум.}$	$56/t_{од.сум.}$
	3.	БАОП ітераційного типу	1	3	2n	2n	131	33	$56 \times t_{од.сум.}$	$56 \times t_{од.сум.}$	$1/t_{од.сум.}$
	4.	БАОП послідовного типу	14	14	2n	2n	144	203	$22 \times t_{од.сум.}$	$8 \times t_{од.сум.}$	$56/22 \times t_{од.сум.}$
	5.	БАОП паралельно-ітераційного типу	8	22	2n	2n	97	199	$15 \times t_{од.сум.}$	$15 \times t_{од.сум.}$	$56/15 \times t_{од.сум.}$

Слід зазначити, що для БАОП ітераційного, послідовного, паралельно-ітераційного та комбінованого типів потрібно враховувати затрати обладнання на реалізацію вхідного та вихідного інтерфейсу та пристрою керування.

Висновки. Отже, проаналізувавши результати технічних характеристик для різних варіантів 8-ми розрядних АОП матричних та багат шарових алгоритмів множення двійкових чисел можна

зробити висновок, що найбільшими затрати обладнання є для ОАОП потокового типу та БАОП конвеєрного типу а найменшими для БАОП ітераційного типу. Часові характеристики найкращі в БАОП конвеєрного типу. БАОП послідовного, паралельно-ітераційного та комбінованого типів мають невеликі затрати обладнання в порівнянні з ОАОП потокового типу і БАОП конвеєрного типу та набагато кращі часові характеристики ніж БАОП ітераційного типу. Маючи технічні характеристики для різних варіантів АОП, проектувальник має можливість вибрати АОП, який задовільняє співвідношенню між затратами обладнання та продуктивністю АОП.

1. Кун С. Матричные процессоры на СБИС: Пер. С англ. –М.: Мир, 1991.-672с
2. Мельник А.О. Спеціалізовані комп'ютерні системи реального часу. – Львів: НУ "Львівська політехніка", 2002. – 60с.
3. Мельник А.О. Архітектура комп'ютера. Наукове видання. – Луцьк: Волинська обласна друкарня, 2008. – 470с.
4. Ерметов Ю.О. Проектування обчислювальних структур на основі просторово-часових графів. // Вісн. Хмельницького національного університету. – Хмельницький, 2006.-№4.- С.172-177.
5. Самофалов К.Г., Романкевич А.М., Валуйский В.Н., Каневский Ю.С., Пиневиц М.М. Прикладная теория цифровых автоматов К.: Вища шк. Головное изд-во, 1987. – 375с.
6. Угрюмов Е.П. Цифровая схемотехника. – СПб: "БХВ-Петербург", 2001. –528 с.
7. Цилькер Б.Я., Орлов С.А. Организация ЭВМ и систем: Учебник для вузов. – спб.: Питер, 2006. – 668с.
8. Самофалов К.Г., Корнейчук В.И., Тарасенко В.П. – 2-е изд., перераб. и доп. – Киев: Вища школа. Головное изд-во, 1983. – 455с.
9. Рабинович З.Л., Раманаускас В.А. Типовые операции в вычислительных машинах. – К.: Техника, 1980. – 264с.
10. Vaughn, C.R., Wooley, V.A. "A Two's Complement Parallel Array Multiplication Algorithm", IEEE Transactions on Computers, C-22, Dec. 1973, pp. 1045-1047.
11. Pezaris, S.D. "A 40-ns 17b by 17b Array Multiplier", IEEE Transactions on Computers, C-20, Apr. 1971, pp. 442-447.
12. Карцев М.А., Брик В.А. Вычислительные системы и синхронная арифметика. – М.: Радио и связь, 1981. – 360с.
13. С. S. Wallace. A Suggestion for Parallel Multipliers // IEEE Trans. Electron Computers. – 1964. – v.13. – P.14-17.
14. L. Dadda. Some Schemes for Parallel Multipliers // Alta Frequenza. – 1965. – v.34. – P.349-356.
15. Поспелов Д.А. Введение в вычислительные системы. Москва: "Советское радио", 1972.- 323с.
16. Грига В.М. Просторово-часове перетворення поточкових графів алгоритму. // Вісн. Хмельницького національного університету. – Хмельницький, 2010.-№4.- С.113-116.